

APcore8T8R 产品手册

成都市安谱力电子科技有限公司

成都市安谱力电子科技有限公司

目 录

APcore8T8R 产品手册	1
1 概述	3
2 接口介绍	3
2.1 模块外观	3
2.2 接头介绍	4
2.2.1 原理图	4
2.2.2 射频接头	5
2.2.3 高速 GTY 接口	5
2.2.4 千兆网口	6
2.2.5 串口/JTAG	6
2.2.6 GPIO	6
3 板载资源	6

1 概述

APcore8T8R 为小型化数字核心板，核心芯片采用 Zynq UltraScale+ RFSoc 47DR。其架构结合了 ARM 处理器、FPGA 逻辑单元、高速 ADC 和 DAC、GTY 收发器。该芯片的 14-bit ADC 采样率最高能达到 5 GSPS，14-bit DAC 采样率最高能达到 10 GSPS；两组 GTY 收发器，基带传输速率最高可达 200 Gb/s。

2 接口介绍

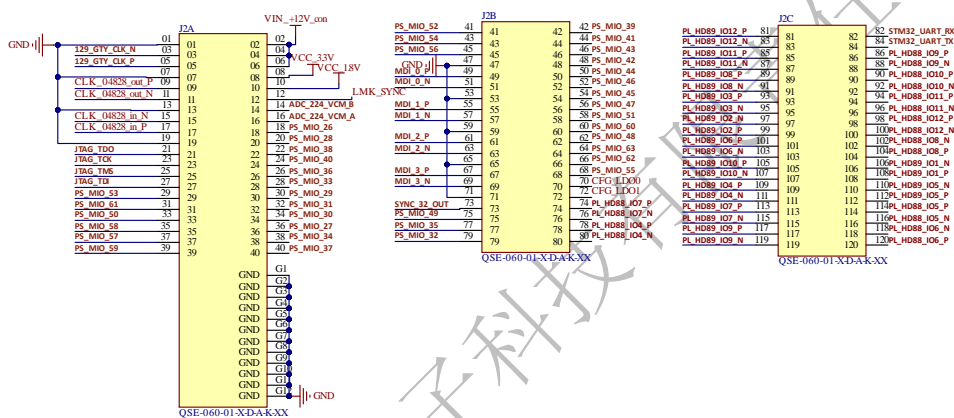
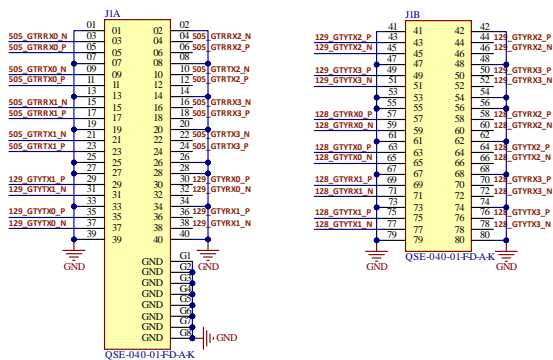
2.1 模块外观

APcore8T8R 核心板尺寸 105*84mm，与两块身份证大小相当，适用于小型化应用；背板通过速率高达 26Gbps 的高速插排进行拓展，插排板间距最低可做到 5mm，最高可到 19mm。



安谱力提供标准测试底板，测试底板包含千兆网口，14 个 GPIO（双排排针），+12V 电源适配器，静音风扇。





2.2.2 射频接头

APcore8T8R 射频有两种输出接头，一种是 SMA 接头，位于数字板侧面，方便直接测试使用；另一种是 Mini-SMP 接头，方便嵌入紧凑型系统；两种射频接头各占一半收发。



2.2.3 高速 GTY 接口

APcore8T8R 拥有一组高速 GTR 接口，两组高速 GTY 接口，可扩展为 PCIe、万兆网、SFP+、QSFP28 等，由一组 80 引脚的高速插排引出。



2.2.4 千兆网口

APcore8T8R 拥有一组千兆网口，带连接和传输 LED 灯功能。



2.2.5 串口/JTAG

APcore8T8R 使用一组 Type-C USB 接口同时连接 FPGA 的 JTAG、一组 PS 串口、一组 PL 串口、一组 STM32 串口。



2.2.6 GPIO

APcore8T8R 拥有 20 组（可 10 对差分对）1.8V 的 PL IO；24 组（可 12 对差分对）3.3V 的 PL IO 和 38 组 PS IO；通过高速插排连接。

3 板载资源

数字板具体资源如下：

内存	<ul style="list-style-type: none"> ● PS DDR4 (4 GB, 64 bit, 2666MT/s) ● PL DDR4 (2 GB, 32 bit, 2666MT/s)
PS 接口	<ul style="list-style-type: none"> ● 1x QSPI flash (1 Gb, 4 bit) ● 1x EMMC (8 GB, 8 bit) ● 1x 10/100/1000 Ethernet RGMII ● 1x JTAG/UART 调试接口 ● 38x PS IO
PL 接口	<ul style="list-style-type: none"> ● 2x QSFP28 100 GSPS 光口 ● 44x PL HD IO